

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



PATENT  
ATTORNEY DOCKET NO. 049128-5136

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
 )  
Hong Chul KIM )  
 )  
Application No.: 10/733,402 ) Group Art Unit: 2871  
 )  
Filed: December 12, 2003 ) Examiner: Not Assigned

For: ALIGNING METHOD UNDER ELECTRIC FIELD OF FERROELECTRIC LIQUID  
CRYSTAL AND LIQUID CRYSTAL DISPLAY USING THE SAME

Commissioner for Patents  
Arlington, VA 22202

Sir:

**SUBMISSION OF PRIORITY DOCUMENT**

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing date of Korean Application No. 2002-0079349, filed December 12, 2002 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is one certified copy of the above.

Respectfully submitted,

**MORGAN, LEWIS & BOCKIUS LLP**

By:

Robert J. Goodell, Reg. No. 41,040

Dated: April 9, 2004

MORGAN, LEWIS & BOCKIUS LLP  
1111 Pennsylvania Avenue, NW  
Washington, D.C. 20004  
202-739-3000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0079349 3/02  
Application Number

출원 년 월 일 : 2002년 12월 12일  
Date of Application DEC 12, 2002

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



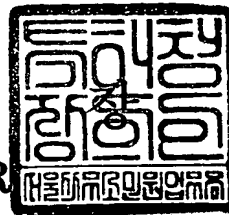
2003      년      08      월      22      일

특

허

청

COMMISSIONER



## 【서지사항】

**【서류명】** 특허출원서  
**【권리구분】** 특허  
**【수신처】** 특허청장  
**【참조번호】** 0008  
**【제출일자】** 2002.12.12  
**【발명의 명칭】** 강유전성 액정의 전계배향방법과 이를 이용한 액정 표시장치  
**【발명의 영문명칭】** ALIGNING METHOD UNDER ELECTRIC FIELD OF FERROELECTRIC LIQUID CRYSTAL AND LIQUID CRYSTAL DISPLAY USING THE SAME

## 【출원인】

**【명칭】** 엘지 .필립스 엘시디 주식회사  
**【출원인코드】** 1-1998-101865-5

## 【대리인】

**【성명】** 김영호  
**【대리인코드】** 9-1998-000083-1  
**【포괄위임등록번호】** 1999-001050-4

## 【발명자】

**【성명의 국문표기】** 김홍철  
**【성명의 영문표기】** KIM,Hong Chul  
**【주민등록번호】** 720504-1905821  
**【우편번호】** 431-051  
**【주소】** 경기도 안양시 동안구 비산1동 530-27번지  
**【국적】** KR

**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인  
 김영호 (인)

## 【수수료】

<b>【기본출원료】</b>	20 면	29,000 원
<b>【가산출원료】</b>	21 면	21,000 원
<b>【우선권주장료】</b>	0 건	0 원
<b>【심사청구료】</b>	0 항	0 원
<b>【합계】</b>	50,000 원	

**【첨부서류】** 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 강유전성 액정셀의 배향 복원이 가능하고 정상 구동시에 사용되는 구동회로를 이용하여 강유전성 액정셀을 배향할 수 있도록 한 강유전성 액정의 전계배향방법과 이를 이용한 액정표시장치에 관한 것이다.

이 강유전성 액정의 전계배향방법과 이를 이용한 액정표시장치는 강유전성 액정이 주입된 액정셀들 각각을 구동하기 위한 박막트랜지스터의 게이트단자에 박막트랜지스터의 문턱전압 미만의 전압을 인가하고, 문턱전압 미만의 전압으로 인하여 발생하는 박막트랜지스터의 누설전류를 이용하여 강유전성 액정의 전계배향에 필요한 전압을 액정셀에 공급한다.

**【대표도】**

도 12

**【명세서】****【발명의 명칭】**

강유전성 액정의 전계배향방법과 이를 이용한 액정표시장치{ALIGNING METHOD UNDER ELECTRIC FIELD OF FERROELECTRIC LIQUID CRYSTAL AND LIQUID CRYSTAL DISPLAY USING THE SAME}

**【도면의 간단한 설명】**

도 1은 브이 스위칭 모드의 강유전성 액정의 전압 대 투과율 특성을 나타낸 그래프이다.

도 2는 하프 브이 스위칭 모드의 강유전성 액정의 상전이 과정을 나타내는 도면이다.

도 3은 하프 브이 스위칭 모드의 강유전성 액정에 전계배향여부에 따른 분자배열의 변화를 나타내는 도면이다.

도 4a 및 도 4b는 하프 브이 스위칭 모드의 전압 대 투과율특성을 나타내는 그래프이다.

도 5는 전계 배향시의 전계과 구동시 인가되는 전계에 반응하는 하프 브이 스위칭 모드의 강유전성 액정을 나타내는 도면이다.

도 6은 본 발명의 실시예에 따른 액정표시장치를 나타는 블록도이다.

도 7은 본 발명의 다른 실시예에 따른 액정표시장치를 나타는 블록도이다.

도 8은 도 6 및 도 7에 도시된 데이터 구동회로를 상세히 나타내는 블록도이다.

도 9는 도 8에 도시된 디지털-아날로그 변환기를 상세히 나타내는 회로도이다.

도 10 및 도 11은 전계배향기간 동안 이웃하는 데이터라인들에 서로 상반된 극성의 전압이 공급될 때 정셀에 충전되는 전압의 극성을 나타내는 도면이다.

도 12는 게이트 전압에 따른 박막 트랜지스터(TFT)의 소스/드레인간 전류 특성을 나타내는 그래프이다.

<도면의 주요 부분에 대한 부호의 설명>

60 : 타이밍 콘트롤러

61 : 데이터 구동회로

12 : 액정패널

63 : 배향전압원

71 : 제1 래치

73 : 제2 래치

74 : 디지털-아날로그 변환기

75 : 버퍼

81 : 멀티플렉서

83 : P-디코더(PDEC)

84 : N-디코더(NDEC)

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 액정표시장치에 관한 것으로, 특히 강유전성 액정셀의 배향 복원이 가능하고 정상 구동시에 사용되는 구동회로를 이용하여 강유전성 액정셀을 배향할 수 있도록 한 강유전성 액정의 전계배향방법과 이를 이용한 액정표시장치에 관한 것이다.

<20> 액정표시장치는 비디오 신호에 대응하여 액정에 전계를 인가하여 액정의 배열상태를 제어하여 광투과율을 비디오 신호에 따라 조절함으로써 화상을 표시한다. 이러한 액정표시장치는 두 장의 유리기판 사이에 액정이 주입된 액정패널과, 그 액정패널에 빛을 조사하기 위한 광원모듈(혹은, '백라이트유닛'이라 한다)과, 액정패널과 광원모듈을 일체로 고정하기 위한 프레임 및 샤시 등의 기구물과, 액정패널에 구동신호를 인가하기 위한 인쇄회로보드(Printed Circuit Board : 이하, 'PCB'라 한다)을 포함한다.

<21> 액정표시장치의 제조공정은 기판 세정, 기판 패터닝, 기판합착/액정주입, 구동회로 실장 공정으로 나뉘어진다. 기판세정 공정에서는 액정패널에 사용되는 기판의 표면에 오염된 이물질을 세정제를 이용하여 제거한다. 기판 패터닝 공정에서는 상부 유리기판의 패터닝과 하부 유리기판의 패터닝으로 나뉘어진다. 액정패널의 상부 유리기판에는 칼라필터, 공통전극, 블랙 매트릭스 등이 형성되고, 액정패널의 하부 유리기판에는 데이터라인과 게이트라인 등의 신호배선이 형성됨



과 아울러 데이터라인과 게이트라인의 교차부에 박막트랜지스터(Thin Film Transistor : 이하 'TFT'라 한다)가 형성되며, 데이터라인과 게이트라인 사이의 화소영역에 화소전극이 형성된다. 기판합착/액정주입 공정은 액정패널의 기판들 상에 배향막을 도포하고 러빙하는 공정, 상부 유리기판과 하부 유리기판 각각에 광축이 직교하는 편광자를 부착하는 공정, 실런트(Sealant)를 이용하여 상부 유리기판과 하부 유리기판을 합착하는 공정, 액정을 주입하는 공정 및 액정 주입구를 봉지하는 공정을 포함한다. 구동회로 실장공정에서는 게이트 드라이브 집적회로 및 데이터 드라이브 집적회로 등의 집적회로가 실장된 테이프 캐리어 패키지(Tape Carrier Package : 이하, 'TCP'라 한다)를 하부 유리기판 상에 형성된 패드부에 접속시킨다. 이러한 드라이브 집적회로는 전술한 TCP를 이용한 테이프 오토메이티드 본딩(Tape Automated Bonding) 방식 이외에 칩 온 글라스(Chip On Glass ; COG) 방식으로 하부 유리기판 상에 직접 실장될 수 있다.

<22> 이러한 제조공정에 의해 액정패널이 제작되면, 그 액정패널과 광원모듈 및 PCB를 일체로 조립하는 모듈조립공정이 이어진다.

<23> 모듈조립공정에서는 메인 프레임 내의 공동부에 아래에서부터 PCB, 광원모듈, 액정패널이 적층되며, 그 메인 프레임의 측면과 액정패널의 가장자리를 에워싸도록 메인 프레임에 탑케이스가 조립된다. 그리고 경우에 따라 메인 프레임과 탑케이스의 사이에 위치하며 메인 프레임의 저면을 감싸는 보텀 케이스가 메인 프레임에 조립된다. 여기서, TCP는 입력단이 PCB의 출력패드에 접속하며 출력단이 액정패널의 신호배선 패드에 접속된다. 광원모듈은 냉음극램프(CCFL)과 도광

판을 포함함과 아울러, 도광판과 액정패널 사이에 적층되는 프리즘시트, 확산판 등의 광학시트들을 포함한다.

<24> 액정표시장치 내에 주입되는 액정은 유동성과 탄성의 성질을 함께 가지는 액체와 고체의 중간상태이다. 현재까지 액정표시장치에서 가장 많이 적용되고 있는 액정은 트위스티드 네마틱 모드(Twisted Nematic Mode : 이하 'TN 모드'라 한다)이다.

<25> 이러한 TN 모드는 응답속도가 늦고 시야각이 좁은 단점이 있다. 이에 비하여, 강유전성 액정(Ferroelectric Liquid Crystal ; FLC)은 응답속도가 빠르고 광시야각 특성을 가지므로 최근에 이에 대한 연구가 활발하게 진행되고 있다. 이를 상세히 하면, 강유전성 액정은 전기적, 자기적 성질이 같은 영역이 층구조를 이루게 되며, 전계에 반응하여 가상의 콘(cone)을 따라 회전하면서 면내 구동한다. 이러한 강유전성 액정은 외부 전계가 없어도 영구적인 분극 즉, 자발분극(Spontaneous Polarization)을 가지므로 마치 자석과 자석의 상호작용과 같이 외부 전계가 인가되면 외부 전계과 자발분극의 상호 작용에 의해 빠르게 회전하게 되므로 다른 모드의 액정에 비하여 응답속도가 수백배에서 수천배까지 빠르다. 또한, 강유전성 액정은 액정 자체가 면내 스위칭 특성(In Plane Switching)을 가지므로 특별한 전극구조나 보상 필름이 필요없이 광시야각을 구현할 수 있다. 이러한 강유전성 액정에는 전계의 극성에 응답하여 반응하는 특성에 따라 브이 스위칭 모드(V-Switching mode)와 하프 브이 스위칭 모드(Half V-switching mode)로 나뉘어진다.

<26> 브이 스위칭 모드의 강유전성 액정셀은 온도가 낮아지면서 등방상 (isotropic) → 스멕틱 A상(Smectic A Phase :  $S_A$ ) → 스멕틱 X상(Smectic X Phase :  $Sm X^*$ ) → 결정(Crystal)으로 열역학적인 상전이가 이루어진다. 여기서, 등방상은 액정분자들이 방향성과 위치질서가 없는 상태이며, 스멕틱 A 상은 액정분자들이 가상의 층으로 분리되며 그 가상의 층에 수직하게 정렬되고 위아래에서 대칭성을 가지게 된다. 그리고 스멕틱 X 상은 스멕틱 A 상과 결정상태의 중간상태이다. 스멕틱 X 상으로 액정분자가 상전이된 브이 스위칭 모드의 강유전성 액정셀은 도 1과 같이 정극성의 외부 전압(+V)과 부극성의 외부 전압(-V)에 반응하여 배열상태가 변화됨으로써 입사광의 광투과율(T)을 높이게 된다.

<27> 그런데 브이 스위칭 모드의 강유전성 액정셀은 고속응답특성과 광시야각특성이 있지만 자발분극값이 크기 때문에 액정셀을 구동하기 위한 유효전력이 높고 데이터전압을 유지하기 위한 스토리지 캐패시터(Storage Capaciter)의 정전용량값이 그 만큼 커지는 단점이 있다. 따라서, 브이 스위칭 모드의 액정은 액정표시장치에 적용되면 그 액정표시장치의 소비전력을 크게 하고 보조 캐패시터의 전극면적을 크게 하므로 개구율의 저하를 초래하게 된다.

<28> 이에 비하여, 하프 브이 스위칭 모드의 강유전성 액정셀은 고속응답특성과 광시야각특성을 가질뿐 아니라 정전 용량값이 비교적 작기 때문에 동화상을 표시하기에 유리하고 액정표시장치의 구현에 더 적합하다. 하프 브이 스위칭 모드의 강유전성 액정셀은 도 2와 같이 등방상에서 네마틱상(Nematic phase:  $N^*$ )으로 상전이를 유발하는 전이온도( $T_{ni}$ ) 이하의 온도, 네마틱상( $N^*$ )에서 스멕틱 C상(Smectic C Phase :  $Sm C^*$ )으로 상전이를 유발하는 전이온도( $T_{sn}$ ), 스멕틱 C상

(Sm C\*)에서 결정으로 상전이를 유발하는 전이온도( $T_{cs}$ )로 온도가 낮아지면서 등방상(isotropic)  $\rightarrow$  네마틱상( $N^*$ )  $\rightarrow$  스멕틱 C\*상(Smectic C Phase : Sm C\*)  $\rightarrow$  결정(Crystal)으로 열역학적인 상전이가 이루어진다.

<29> 이러한 강유전성 액정의 상전이 과정과 관련하여 하프 브이 스위칭 모드의 액정셀을 제작하는 방법을 도 3과 결부하여 상세히 설명하면 다음과 같다. 방향성과 위치질서가 없는 등방상의 초기온도에서 평행 배향된 셀 내에 강유전성 액정이 주입된다. 이 등방상의 온도에서 소정 온도까지 낮아지게 되면 강유전성 액정이 러빙방향에 대하여 평행하게 배향되는 네마틱상( $N^*$ )이 된다. 네마틱상( $N^*$ )에서 서서히 온도를 더 내리면서 액정셀 내부에 충분한 전계를 인가하면 네마틱상( $N^*$ )의 강유전성 액정은 스멕틱 C상(Sm C\*)으로 상전이하면서 강유전성 액정의 자발분극 방향이 셀 내부에 형성된 전계 방향과 일치하게 배열된다.

<30> 그 결과, 액정셀 내에서 강유전성 액정은 평행 배향 처리되었을 때의 가능한 두 가지 분자배열 방향 중에서 전계 배향시 인가한 전계 방향과 자신의 자발분극 방향이 일치하게 되며 전체적으로 균일한 배향 상태를 가지게 된다. 한편, 전계 배향과정이 없으면 네마틱상( $N^*$ )에서 스멕틱 C상(Sm C\*)으로 상전이하면서 층이 다른 두 가지 분자배열이 랜덤하게 나타나게 된다. 이렇게 강유전성 액정의 분자배열이 랜덤한 쌍안정 상태(Random Bistable State)로 되면, 강유전성 액정이 균일하게 제어되기 어렵다. 이 때문에 하프 브이 스위칭 모드의 강유전성 액정셀은 온도를 내리면서 수 [V] 정도의 직류전압(DC Voltage)을 인가하여 강유전성 액정을 네마틱상( $N^*$ )에서 스멕틱 C상(Sm C\*)으로 상전이 시킴으로써 강유전성 액정을 단안정 상태(monostable state)로 배열되게 한다. 도 3에서 'X'는

도면과 수직으로 들어가는 방향으로 일치하는 강유전성 액정의 자발분극 방향과 전계 방향을 나타낸다.

<31> 브이 스위칭 모드의 강유전성 액정셀의 전계배향은 전술한 제조공정에서 기판합착/액정주입 공정 후에 실시된다. 전계배향시, 액정패널의 데이터라인들은 쇼팅바에 공통으로 접속되며 전압이 인가되며, 그와 다른 쇼팅바에 게이트라인들이 공통으로 접속된 상태에서 게이트라인들에 TFT의 문턱전압 이상으로 설정된 스캔전압이 인가된다. 그리고 상부 유리기판의 공통전극에는 공통전압(Vcom)이 인가된다. 이 때, 강유전성 액정에는 공통전극에 인가되는 공통전압과 데이터라인들을 통해 경유하여 화소전극에 인가되는 전압에 의해 수 [V] 정도의 직류 전압이 인가된다.

<32> 도 4a 및 도 4b는 하프 브이 스위칭 모드의 강유전성 액정셀에서 전압에 따른 광투과율의 변화를 나타내는 그래프이다.

<33> 도 4a를 참조하면, 하프 브이 스위칭 모드의 강유전성 액정셀은 부극성의 전압(-V) 또는 부극성의 전계에 의해 전계 배향된 경우에 정극성의 전압(+V)이 인가된 경우에만 입사광의 편광방향을 90°변환함으로써 입사광을 투과시키고 부극성의 전압(-V)이 인가되면 입사광의 편광방향을 유지시켜 입사광을 거의 차단하게 된다. 광투과율은 정극성의 전계(E(+))의 세기에 비례하여 증가되고 전계(E(+))의 세기가 소정의 문턱치 이상으로 커지면 최대 값으로 유지된다. 이와 반대로, 하프 브이 스위칭 모드의 강유전성 액정셀이 정극성의 전압(+V) 또는 정극성의 전계에 의해 전계 배향되면 도 4b와 같이 부극성의 전압(-V)이 인가된 경

우에만 입사광을 투과시키고 정극성의 전압(+V)이 인가되면 입사광을 거의 차단하게 된다.

<34> 이를 도 5와 결부하여 상세히 설명하기로 한다.

<35> 도 5는 부극성 전계를 하프 브이 스위칭 모드의 강유전성 액정셀에 인가하여 전계 배향할 때의 강유전성 액정 배열과 정극성 및 부극성의 외부 전계이 인가될 때의 강유전성 액정 배열의 변화를 나타낸다.

<36> 도 5를 참조하면, 하프 브이 스위칭 모드의 강유전성 액정셀이 부극성의 외부 전계( $E(-)$ )에 의해 전계 배향되면 강유전성 액정의 자발분극방향( $P_s$ )은 부극성의 외부 전계( $E(-)$ )과 일치하는 방향으로 균일하게 배향된다. 이렇게 전계 배향된 후에 하프 브이 스위칭 모드의 강유전성 액정셀에 정극성의 외부 전계( $E(+)$ )이 인가되면 강유전성 액정의 배열이 바뀌어 그 자발분극방향( $P_s$ )이 정극성의 외부 전계( $E(+)$ )과 일치하게 된다. 이 때 액정표시장치의 하판으로부터 입사된 입사광의 편광방향은 배열이 바뀐 강유전성 액정에 의해 상판의 편광자의 편광방향으로 변환되고 입사광은 상판의 편광자를 통하여 투과된다. 이에 비하여 하프 브이 스위칭 모드의 강유전성 액정셀에 부극성의 외부 전계( $E(-)$ )이 인가되거나 외부 전계이 인가되지 않으면 강유전성 액정의 배열이 초기 배열 상태를 그대로 유지하여 입사광은 편광방향을 유지하여 상판의 편광자를 통과하지 못하게 된다.

<37> 그런데 종래의 강유전성 액정셀은 셀갭이 낮게 설정되어야 하기 때문에 물리적인 충격에 초기배향이 손상되기 쉬운 문제점이 있다. 이 때문에 기판합착/액정주입 공정 후에 초기 전계배향 처리된 강유전성 액정표시장치는 물리적인 충

격이 빈번히 발생하는 모듈조립공정에서 초기 전계배향이 손상되기 쉽다. 이렇게 초기배향이 손상된 강유전성 액정패널에 대하여 전계배향을 복원하기 위해서는 TCP를 액정패널로부터 분리시키고 전계배향 전압원을 각 신호배선들에 다시 연결하여야 한다. 따라서, 현재까지 초기배향이 손상된 강유전성 액정패널에 대하여 초기배향을 복원시킬 수 있는 방법이 없는 실정이다.

#### 【발명이 이루고자 하는 기술적 과제】

<38> 따라서, 본 발명의 목적은 강유전성 액정셀의 배향 복원이 가능하고 정상 구동시에 사용되는 구동회로를 이용하여 강유전성 액정셀을 배향할 수 있도록 한 강유전성 액정의 전계배향방법 및 이를 이용한 액정표시장치를 제공함에 있다.

#### 【발명의 구성 및 작용】

<39> 본 발명에 따른 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치의 전계배향방법은 강유전성 액정이 주입된 액정셀들 각각을 구동하기 위한 박막트랜지스터의 게이트단자에 TFT의 문턱전압 미만의 전압을 인가하는 단계와, 문턱전압 미만의 전압으로 인하여 발생하는 TFT의 누설전류를 이용하여 강유전성 액정의 전계배향에 필요한 전압을 액정셀에 공급하는 단계를 포함한다.

<40> 본 발명의 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 TFT의 게이트단자에는  $-5 \sim 20[V]$  사이의 전압이 인가되는 것을 특징으로 한다.

- <41> 본 발명의 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 TFT의 게이트단자에는 0~1[V] 사이의 전압이 인가되는 것을 특징으로 한다.
- <42> 본 발명의 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 TFT의 게이트단자에는 전압이 인가되지 않는 것을 특징으로 한다.
- <43> 본 발명의 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 TFT의 소스단자에는 강유전성 액정의 전계배향기간 동안 극성이 일정하게 유지되는 전압이 인가되고, 상기 TFT의 드레인단자에 접속된 상기 액정셀의 화소전극에는 TFT의 누설전류에 의해 소스단자로부터 전압이 공급되는 것을 특징으로 한다.
- <44> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법은 데이터라인들에 전계배향에 필요한 전압을 공급하는 단계와, 게이트라인들에 TFT의 문턱전압 미만으로 설정된 전압을 공급하는 단계와, TFT에 흐르는 누설전류를 이용하여 데이터라인 상의 전압을 액정셀에 공급하는 단계를 포함한다.
- <45> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법은 상기 액정표시장치의 정상 구동시에 데이터라인들에 비디오 데이터를 공급하는 단계를 더 포함한다.
- <46> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법은 상기 액정표시장치의 정상 구동시에 TFT의 문턱전압 이상으로 설정된 스캔전압을 게이트라인들에 공급하는 단계를 더 포함한다.
- <47> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 게이트라인에는 -5~20 [V] 사이의 전압이 인가되는 것을 특징으로 한다.



- <48> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 TFT의 게이트단자에는 0~1[V] 사이의 전압이 인가되는 것을 특징으로 한다.
- <49> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 데이터라인들에는 서로 상반된 극성의 전압이 인가되는 것을 특징으로 한다.
- <50> 본 발명의 다른 실시예에 따른 액정표시장치의 전계배향방법에 있어서, 상기 데이터라인들 각각에 공급되는 전압의 극성은 강유전성 액정의 전계배향기간 동안 일정하게 유지되는 것을 특징으로 한다.
- <51> 본 발명의 실시예에 따른 액정표시장치는 강유전성 액정이 주입된 다수의 액정셀들과, 액정셀들 각각을 구동하기 위한 다수의 TFT들과, TFT의 문턱전압 미만으로 설정된 전압을 TFT의 게이트단자에 인가하고 TFT의 문턱전압 미만의 전압으로 인하여 발생하는 TFT의 누설전류를 이용하여 액정셀들을 전계배향하기 위한 전계배향회로를 구비한다.
- <52> 상기 전계배향회로는 TFT의 게이트단자에 -5~20[V] 사이의 전압을 인가하는 것을 특징으로 한다.
- <53> 상기 전계배향회로는 TFT의 게이트단자에 0~1[V] 사이의 전압을 인가하는 것을 특징으로 한다.
- <54> 본 발명의 실시예에 따른 액정표시장치에 있어서, 상기 TFT의 소스단자에는 강유전성 액정의 전계배향기간 동안 극성이 일정하게 유지되는 전압이 인가되고, TFT의 드레인단자에 접속된 상기 액정셀의 화소전극에는 TFT의 누설전류에 의해 소스단자로부터 전압이 공급되는 것을 특징으로 한다.

- <55> 본 발명의 다른 실시예에 따른 액정표시장치는 강유전성 액정이 주입된 다수의 액정셀들이 형성됨과 아울러 다수의 데이터라인들과 다수의 게이트라인들이 교차되는 액정패널과, 게이트라인 상의 전압에 응답하여 데이터라인 상의 전압을 액정셀에 공급하기 위한 다수의 TFT들과, 액정셀의 전계배향시에 데이터라인들에 전계배향에 필요한 전압을 공급하기 위한 데이터 구동회로와, 게이트라인들에 박막트랜지스터의 문턱전압 미만의 전압을 공급하기 위한 게이트 구동회로를 구비한다.
- <56> 상기 데이터 구동회로는 액정표시장치의 정상 구동시에 데이터라인들에 비디오 데이터를 컬럼 인버전 방식으로 공급하는 것을 특징으로 한다.
- <57> 상기 게이트 구동회로는 액정표시장치의 정상 구동시에 TFT의 문턱전압 이상으로 설정된 스캔전압을 게이트라인들에 공급하는 것을 특징으로 한다.
- <58> 상기 게이트 구동회로는 게이트라인에  $-5 \sim 20$  [V] 사이의 전압을 인가하는 것을 특징으로 한다.
- <59> 상기 게이트 구동회로는 게이트라인에  $0 \sim 1$  [V] 사이의 전압을 인가하는 것을 특징으로 한다.
- <60> 상기 데이터 구동회로는 강유전성 액정의 전계배향기간 동안 컬럼 인버전 방식으로 전계배향에 필요한 전압을 데이터라인들에 공급하는 것을 특징으로 한다.
- <61> 상기 강유전성 액정의 전계배향기간 동안 데이터라인들 각각에 공급되는 전압의 극성은 일정하게 유지되는 것을 특징으로 한다.

- <62> 본 발명의 다른 실시예에 따른 강유전성 액정의 전계배향방법과 이를 이용한 액정표시장치에 있어서, 상기 액정셀은 하프 브이 스위칭 모드의 강유전성 액정셀인 것을 특징으로 한다.
- <63> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <64> 이하, 도 6 내지 도 13을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- <65> 도 6을 참조하면, 본 발명의 제1 실시예에 따른 강유전성 액정표시장치는  $m$  개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고  $m$  개의 데이터라인들(D1 내지 D $m$ )과  $n$  개의 게이트라인들(G1 내지 G $n$ )이 교차되며 그 교차부에 TFT가 형성된 액정패널(62)과, 액정패널(62)의 데이터라인들(D1 내지 D $m$ )에 데이터를 공급하기 위한 데이터 구동회로(61)와, TFT의 문턱전압 미만의 전압을 게이트라인들(G1 내지 G $n$ )에 공급하기 위한 배향 전압원(63)과, 데이터 구동회로(61)를 제어하기 위한 타이밍 컨트롤러(60)를 구비한다.
- <66> 액정패널(62)은 두 장의 유리기판 사이에 강유전성 액정이 주입된다. 이 액정패널(62)의 하부 유리기판 상에 형성된 데이터라인들(D1 내지 D $m$ )과 게이트라인들(G1 내지 G $n$ )은 상호 직교된다. TFT의 게이트전극은 게이트라인(G1 내지 G $n$ )에 접속되며, 소스전극은 데이터라인(D1 내지 D $m$ )에 접속된다. 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극에 접속된다. 또한, 액정패널(62)의 액정셀(C1c) 각각에는 스토리지 캐패시터(Cst)가 형성된다. 스토리지 캐패시터(Cst)는 액정셀(C1c)의 화소전극과 전단 게이트라인 사이에 형성되거나, 액정셀(C1c)

의 화소전극과 도시하지 않은 공통전극라인 사이에 형성되어 액정셀(C1c)의 전압을 일정하게 유지시키는 역할을 한다.

<67> 배향전압원(63)은 전계배향시에 게이트라인들(G1 내지 Gn)에 TFT의 문턱전압 미만의 전압을 인가한다. 이렇게 TFT의 게이트전극에 TFT의 문턱전압 미만의 전압이 인가되고 데이터라인들(D1 내지 Dm) 상에 전압이 인가되면 TFT의 소오스전극과 드레인전극 사이에 누설전류가 발생하면서 강유전성 액정셀(C1c)의 화소전극에 전압이 인가된다. 비디오 데이터를 표시하기 위한 정상 구동시에는 배향전압원(63)이 제거되고 스캔펄스를 발생하기 위한 게이트 구동회로(도시하지 않음)가 게이트라인들(G1 내지 Gn)에 접속된다. 여기서, 게이트 구동회로로부터 발생하는 스캔펄스의 하이논리전압은 TFT의 문턱전압( $V_{th}$ ) 이상으로 설정되어 TFT를 턴-온시킨다.

<68> 배향전압원(63)은 TFT의 오프전압( $V_{off}$ )에서 누설전류가 거의 흐르지 않기 때문에 TFT의 문턱전압( $V_{th}$ )과 TFT의 오프전압( $V_{off}$ ) 사이의 전압으로 설정된 전계배향전압을 게이트라인들(G1 내지 Gn)에 공급하는 것이 바람직하다. 특히, 0V 이하에서는 TFT의 누설전류가 너무 작고 1V 이상에서는 배향전압원(63)의 집적회로소자에 가해지는 쇼크가 커지기 때문에 강유전성 전계배향 기간 동안 배향전압원(63)으로부터 게이트라인들(G1 내지 Gn)에 공급되는 전압은 0~1V 정도로 설정되는 것이 바람직하다. 다시 말하여, 강유전성 액정의 전계배향기간 동안 게이트라인들(G1 내지 Gn)에 공급되는 전압은 누설전류량과 회로소자의 쇼크정도를 고려할 때 TFT의 문턱전압( $V_{th}$ ) 대비 대략 0~5% 정도의 전압이 바람직하다.

<69> 비디오 데이터를 표시하기 위한 정상 구동시와 대비할 때, 전계배향기간 동안 게이트라인들(G1 내지 Gm)에 공급되는 신호전력은 대략 정상 구동시의 90% 이하이다.

<70> 한편, 강유전성 액정의 전계배향시 게이트라인들(G1 내지 Gn)은 도 7과 같이 아무런 전압이 직접 인가되지 않는 플로팅상태(Floating) 상태를 유지할 수도 있다. 이 경우, 데이터라인들(D1 내지 Dm) 상의 전압은 TFT의 누설전류에 의해 액정셀(C1c)의 화소전극에 공급된다.

<71> 데이터 구동회로(61)는 타이밍 콘트롤러(60)로부터의 데이터 제어신호(DDC)에 응답하여 디지털 전계배향 데이터(EFD)를 수십[V] 정도의 아날로그전압으로 변환하고 그 아날로그전압을 데이터라인들(D1 내지 Dm)에 공급한다. 여기서, 디지털 전계배향 데이터(FED)는 전계배향에 필요한 아날로그 전압에 대응하는 값으로 설정되며, 초기 전계배향시나 배향을 복원할 때 타이밍 콘트롤러(60)로부터 또는 별도의 데이터 입력수단에 의해 제조업체의 운영자로부터 입력된다. 또한, 데이터 구동회로(61)는 강유전성 액정의 전계배향 기간 동안 이웃하는 데이터라인들(D1 내지 Dm)에 반대극성의 데이터를 공급한다. 그리고 데이터 구동회로(61)는 강유전성 액정의 전계배향 기간 동안 각 강유전성 액정셀(C1c)에 인가되는 전압이 유지되도록 강유전성 액정의 전계배향 기간 동안 데이터라인들(D1 내지 Dm)의 극성을 유지한다.

<72> 타이밍 콘트롤러(60)는 전계배향시나 배향을 복원할 때 전계배향에 필요한 디지털 전계배향 데이터(EFD)를 데이터 구동회로(61)에 공급함과 아울러 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 데이터 구동회로(61)를 제어하기

위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스스타트펄스(Source Start Pulse : GSP), 소스쉬프트클럭(Source Shift Clock : SSC), 소스출력신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 또한, 타이밍 컨트롤러(60)는 정상 구동시에 적색(R), 녹색(G) 및 청색(B)의 디지털 비디오 데이터를 데이터 구동회로(61)에 공급하며, 데이터 구동회로(61)를 제어하기 위한 데이터 제어신호(DDC)와 게이트 구동회로로 하여금 스캔 펄스를 순차적으로 발생하도록 하는 게이트 제어신호(도시하지 않음)를 발생하여 데이터 구동회로(61)와 게이트 구동회로를 제어한다.

<73> 도 8 및 도 9는 도 6에 도시된 데이터 구동회로를 상세히 나타낸다.

<74> 도 8 및 도 9를 참조하면, 데이터 구동회로(61)는 입력라인(IL)과 데이터라인(DL) 사이에 종속적으로 접속된 쉬프트 레지스터(72), 제1 래치(71), 제2 래치(73), 디지털-아날로그 변환기(Digital to Analog Convertor : 이하, 'DAC'라 한다)(74) 및 버퍼(75)를 구비한다. 이 데이터 구동회로(61)는 각각 k(단, k는 m보다 작은 양의 정수) 개의 데이터라인들에 전계배향 데이터(EFD)나 비디오 데이터(RGB)를 공급하기 위한 다수의 소스 집적회로(Sorce Integrated Circuit : 이하, 'S-IC'라 한다)로 집적된다.

<75> 쉬프트 레지스터(72)는 타이밍 컨트롤러(60)로부터의 소스 스타트 펄스(SSP)를 소스 쉬프트 클럭신호(SSC)에 따라 쉬프트시켜 샘플링신호를 발생한다. 또한, 쉬프트 레지스터(72)는 소스 스타트 펄스(SSP)를 쉬프트시켜 다음 단의 쉬프트 레지스터(72)에 캐리신호(CAR)를 전달한다.

- <76> 제1 래치(71)는 쉬프트 레지스터(72)로부터 입력되는 샘플링신호에 따라 디지털 전계배향 데이터(EFD)나 디지털 비디오 데이터(RGB)를 샘플링한 다음, 다른 S-IC들 내의 제1 래치(71)에 데이터(EFD,RGB)가 모두 저장되면 저장된 데이터를 출력한다.
- <77> 제2 래치(73)는 제1 래치(71)로부터 입력되는 데이터(EFD,RGB)를 래치한 다음, 타이밍 콘트롤러(60)로부터의 소스 출력 신호(SOE)에 응답하여 다른 S-IC의 제2 래치(73)와 함께 래치된 1 수평라인분의 데이터를 동시에 출력한다.
- <78> DAC(74)는 제2 래치(73)로부터의 데이터(EFD,RGB)를 타이밍 콘트롤러(60)로부터의 극성신호(POL)에 따라 정극성 아날로그 감마전압(VPG)이나 부극성 아날로그 감마전압(VNG)으로 변환한다. 이 DAC(74)로부터 발생하는 전압은 컬럼 인버전 방식 즉, 인접한 데이터라인들(D1 내지 D2)에 서로 상반된 극성으로 출력된다. 예컨대, 기수 번째 데이터라인들(D1,D3,...,Dm-1)에는 정극성(또는 부극성)의 전압이 공급되는 반면, 우수 번째 데이터라인들(D2,D4,...,Dm)에는 부극성(또는 정극성)의 전압이 공급된다.
- <79> 버퍼(75)는 DAC(74)로부터 입력되는 아날로그 감마전압(VPG,VNG)을 신호감쇠없이 데이터라인(D1 내지 Dm)으로 출력하는 역할을 한다.
- <80> 데이터 구동회로(61)의 DAC(74)는 이웃하는 데이터라인들(D1 내지 Dm)에 서로 상반된 극성의 전압을 공급하기 위한 제2 래치(73)로부터의 데이터(EFD,RGB)를 정극성 아날로그 감마전압(VPG)으로 변환하기 위한 P-디코더(83)와, 제2 래치(73)로부터의 데이터(EFD,RGB)를 부극성 아날로그 감마전압(VNG)으로 변환하기 위한 N-디코더(84)와, P-디코더(83)와 N-디코더(84)의 출력 중 어느 하나를 선택

하기 위한 멀티플렉서(81)를 구비한다. 멀티플렉서(81) 각각은 극성신호(POL)가 하이논리값일 때 P-디코더(83)의 출력을 선택하고 극성신호(POL)가 로우논리값일 때 N-디코더(84)의 출력을 선택한다. 여기서, 기수 데이터라인들(D1,D3,...Dm-1)에 접속된 멀티플렉서(81)는 극성신호(POL)의 비반전신호에 응답하여 P-디코더(83)의 출력과 N-디코더(84)의 출력을 선택하는 반면, 우수 데이터라인들(D2,D4,...Dm)에 접속된 우수 멀티플렉서(141)는 극성신호(POL)의 반전신호에 응답하여 P 디코더(83)의 출력과 N-디코더(84)의 출력을 선택한다. 따라서, 기수 데이터라인들(D1,D3,...,Dm-1)과 우수 데이터라인들(D2,D4,...,Dm)에 상반된 극성의 전압이 공급된다.

<81> 강유전성 액정이 전계배향되는 동안, 소스 출력 신호(SOE)는 제2 래치(73)로 하여금 데이터의 출력을 지시하는 특정 논리값 예를 들면 하이논리를 유지한다. 이와 동시에, 극성신호(POL)는 기수 데이터라인(D1,D3,...,Dm-1)에 공급되는 전압의 극성이 유지되게 함과 아울러 우수 데이터라인(D2,D4,...Dm)에 공급되는 전압의 극성이 유지되도록 특정 논리를 유지한다. 따라서, 강유전성 액정이 전계배향되는 동안, 기수 데이터라인(D1,D3,...,Dm-1)과 우수 데이터라인(D2,D4,...,Dm)에 공급되는 전압의 극성은 서로 상반되고 기수 데이터라인(D1,D3,...,Dm-1)과 우수 데이터라인(D2,D4,...,Dm) 각각에 공급되는 전압은 일정하게 유지된다. 예컨대, 강유전성 액정의 전계배향기간 동안 도 10과 같이 기수 데이터라인들(D1,D3,...,Dm-1)에는 정극성의 전압이 일정하게 공급되고 우수 데이터라인들(D2,D4,...,Dm)에는 부극성의 전압이 일정하게 공급된다.



<82> 또한, 강유전성 액정의 전계배향기간 동안 도 11과 같이 기수 데이터라인들 ( $D1, D3, \dots, D_{m-1}$ )에는 부극성의 전압이 일정하게 공급되고 우수 데이터라인들 ( $D2, D4, \dots, D_m$ )에는 정극성의 전압이 일정하게 공급될 수도 있다.

<83> 이렇게 전계배향기간 동안 이웃하는 데이터라인들( $D1$  내지  $D_m$ )에 서로 상반된 극성의 전압이 공급됨과 아울러 전계배향기간 동안 데이터라인들( $D1$  내지  $D_m$ ) 각각에 인가되는 전압의 극성이 유지되는 동안, 게이트라인들( $G1$  내지  $G_n$ )에는 TFT의 문턱전압 이하의 전압이 공급된다. 전계배향기간 동안 데이터라인들( $D1$  내지  $D_m$ )에 공급된 전압은 도 10 또는 도 11과 같이 TFT의 누설전류( $I_{leak}$ )에 의해 강유전성 액정셀( $C1c$ )의 화소전극에 공급된다. 그러면 게이트라인 방향에서 이웃하는 강유전성 액정셀들( $C1c$ )은 전계배향기간 동안 서로 상반된 극성의 전계가 지속적으로 인가되고 데이터라인 방향에서 이웃하는 강유전성 액정셀들( $C1c$ )은 서로 동일한 극성의 전계가 인가된다. 그리고 강유전성 액정셀들( $C1c$ ) 각각에 공급되는 전계의 극성은 일정하게 유지된다.

<84> 도 12는 TFT의 게이트전압에 대한 소스/드레인간 전류 특성을 나타낸다.

<85> 도 12를 참조하면, TFT의 문턱전압( $V_{th}$ ) 이상으로 설정된 전압이 TFT의 게이트전극에 인가되면 TFT가 턴-온되어 TFT의 소스전극과 드레인전극 사이에는 전류패스가 형성된다. TFT의 문턱전압( $V_{th}$ )이 대략 20[V]라 할 때 TFT의 문턱전압( $V_{th}$ )이 TFT의 게이트 전극에 인가되면 TFT의 소스전극과 드레인전극 사이에는 대략 [ $\mu A$ ] 단위의 전류가 흐르게 된다. 반면에, TFT의 오프전압( $V_{off}$ )이 TFT의 게이트전극에 인가되면 TFT의 소스전극과 드레인전극 사이에 전류패스가 거의 차단되고 미세한 누설전류( $I_{leak}$ )만이 흐르게 된다. TFT의 오프전압

(Voff)이 대략 -5[V]라 할 때 TFT의 소스전극과 드레인전극 사이에는 [pA] 단위 이하의 누설전류만이 흐르게 된다.

<86> 본 발명에 따른 강유전성 액정표시장치의 전계배향방법은 강유전성 액정의 전계배향기간 즉, 상전이온도( $T_{sn}$ ) 하에서 강유전성 액정이 노출되고 그 강유전성 액정이 네마틱상( $N^*$ )에서 스멕틱 C상( $S_m C^*$ )으로 상전되는데 소요되는 기간 TFT의 문턱전압( $V_{th}$ )과 TFT의 오프전압( $V_{off}$ ) 사이의 전압을 게이트라인들( $G_1$  내지  $G_m$ )에 공급함과 동시에 이웃하는 데이터라인들( $D_1$  내지  $D_n$ )에 서로 상반된 극성의 전압을 전계배향 기간 동안 일정하게 공급함으로써 강유전성 액정셀( $C_{lc}$ )에 전계배향에 필요한 전압을 공급하게 된다.

#### 【발명의 효과】

<87> 상술한 바와 같이, 본 발명의 실시예에 따른 강유전성 액정의 전계배향방법과 이를 이용한 액정표시 장치는 강유전성 액정셀의 초기 전계배향이나 배향 복원시에 컬럼 인버전 방식의 데이터 구동회로를 이용하여 데이터라인들에 전압을 인가하고 강유전성 액정셀의 화소전극에 접속된 TFT의 게이트전극에 TFT의 문턱전압 미만의 전압을 인가함으로써 강유전성 액정셀에 전계배향에 적합한 전압을 인가하게 된다. 그 결과, 본 발명의 실시예에 따른 강유전성 액정의 전계배향방법과 이를 이용한 액정표시 장치는 강유전성 액정셀의 배향 복원이 가능하게 됨은 물론, 정상 구동시에 사용되는 구동회로를 이용하여 강유전성 액정셀을 배향할 수 있게 된다.

<88>      이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**【특허청구범위】****【청구항 1】**

강유전성 액정이 주입된 액정셀들 각각을 구동하기 위한 박막트랜지스터의 게이트단자에 상기 박막트랜지스터의 문턱전압 미만의 전압을 인가하는 단계와,

상기 문턱전압 미만의 전압으로 인하여 발생하는 박막트랜지스터의 누설전류를 이용하여 상기 강유전성 액정의 전계배향에 필요한 전압을 상기 액정셀에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 전계배향방법.

**【청구항 2】**

제 1 항에 있어서,

상기 액정셀은 하프 브이 스위칭 모드의 강유전성 액정셀인 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 3】**

제 1 항에 있어서,

상기 박막트랜지스터의 게이트단자에는  $-5 \sim 20[V]$  사이의 전압이 인가되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 4】**

제 1 항에 있어서,

상기 박막트랜지스터의 게이트단자에는 0~1[V] 사이의 전압이 인가되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 5】**

제 1 항에 있어서,

상기 박막트랜지스터의 게이트단자에는 전압이 인가되지 않는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 6】**

제 1 항에 있어서,

상기 박막트랜지스터의 소스단자에는 상기 강유전성 액정의 전계배향기간 동안 극성이 일정하게 유지되는 전압이 인가되고,

상기 박막트랜지스터의 드레인단자에 접속된 상기 액정셀의 화소전극에는 상기 박막트랜지스터의 누설전류에 의해 상기 소스단자로부터 전압이 공급되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 7】**

강유전성 액정이 주입되고 다수의 데이터라인들과 다수의 게이트라인들이 교차되며 상기 데이터라인들과 게이트라인들의 교차부에 박막트랜지스터가 형성되는 강유전성 액정표시장치의 전계배향방법에 있어서,

상기 데이터라인들에 전계배향에 필요한 전압을 공급하는 단계와,

상기 게이트라인들에 상기 박막트랜지스터의 문턱전압 미만으로 설정된 전압을 공급하는 단계와,

상기 박막트랜지스터에 흐르는 누설전류를 이용하여 상기 데이터라인 상의 전압을 상기 액정셀에 공급하는 단계를 포함하는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

#### 【청구항 8】

제 7 항에 있어서,

상기 액정표시장치의 정상 구동시에 상기 데이터라인들에 비디오 데이터를 공급하는 단계를 더 포함하는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

#### 【청구항 9】

제 7 항에 있어서,

상기 액정표시장치의 정상 구동시에 상기 박막트랜지스터의 문턱전압 이상으로 설정된 스캔전압을 상기 게이트라인들에 공급하는 단계를 더 포함하는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 10】**

제 7 항에 있어서,

상기 액정셀은 하프 브이 스위칭 모드의 강유전성 액정셀인 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 11】**

제 7 항에 있어서,

상기 게이트라인에는  $-5 \sim 20$  [V] 사이의 전압이 인가되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 12】**

제 7 항에 있어서,

상기 게이트라인에는  $0 \sim 1$  [V] 사이의 전압이 인가되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 13】**

제 7 항에 있어서,

상기 데이터라인들에는 서로 상반된 극성의 전압이 인가되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 14】**

제 13 항에 있어서,

상기 데이터라인들 각각에 공급되는 전압의 극성은 상기 강유전성 액정의 전계배향기간 동안 일정하게 유지되는 것을 특징으로 하는 강유전성 액정표시장치의 전계배향방법.

**【청구항 15】**

강유전성 액정이 주입된 다수의 액정셀들과,

상기 액정셀들 각각을 구동하기 위한 다수의 박막트랜지스터들과,

상기 박막트랜지스터의 문턱전압 미만으로 설정된 전압을 상기 박막트랜지스터의 게이트단자에 인가하고 상기 박막트랜지스터의 문턱전압 미만의 전압으로 인하여 발생하는 상기 박막트랜지스터의 누설전류를 이용하여 상기 액정셀들을 전계배향하기 위한 전계배향회로를 구비하는 것을 특징으로 하는 액정표시장치.

**【청구항 16】**

제 15 항에 있어서,

상기 액정셀은 하프 브이 스위칭 모드의 강유전성 액정셀인 것을 특징으로 하는 강유전성 액정표시장치.



**【청구항 17】**

제 15 항에 있어서,

상기 전계배향회로는 상기 박막트랜지스터의 게이트단자에  $-5\sim 20[V]$  사이의 전압을 인가하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 18】**

제 15 항에 있어서,

상기 전계배향회로는 상기 박막트랜지스터의 게이트단자에  $0\sim 1[V]$  사이의 전압을 인가하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 19】**

제 15 항에 있어서,

상기 박막트랜지스터의 소스단자에는 상기 강유전성 액정의 전계배향기간 동안 극성이 일정하게 유지되는 전압이 인가되고,

상기 박막트랜지스터의 드레인단자에 접속된 상기 액정셀의 화소전극에는 상기 박막트랜지스터의 누설전류에 의해 상기 소스단자로부터 전압이 공급되는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 20】**

강유전성 액정이 주입된 다수의 액정셀들이 형성됨과 아울러 다수의 데이터 라인들과 다수의 게이트라인들이 교차되는 액정패널과,

상기 게이트라인 상의 전압에 응답하여 상기 데이터라인 상의 전압을 상기 액정셀에 공급하기 위한 다수의 박막트랜지스터들과,

상기 액정셀의 전계배향시에 상기 데이터라인들에 전계배향에 필요한 전압을 공급하기 위한 데이터 구동회로와,

상기 게이트라인들에 상기 박막트랜지스터의 문턱전압 미만의 전압을 공급하기 위한 게이트 구동회로를 구비하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 21】**

제 20 항에 있어서,

상기 데이터 구동회로는 상기 액정표시장치의 정상 구동시에 상기 데이터라인들에 비디오 데이터를 컬럼 인버전 방식으로 공급하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 22】**

제 20 항에 있어서,

상기 게이트 구동회로는 상기 액정표시장치의 정상 구동시에 상기 박막트랜지스터의 문턱전압 이상으로 설정된 스캔전압을 상기 게이트라인들에 공급하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 23】**

제 20 항에 있어서,

상기 액정셀은 하프 브이 스위칭 모드의 강유전성 액정셀인 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 24】**

제 20 항에 있어서,

상기 게이트 구동회로는 상기 게이트라인에  $-5 \sim 20$  [V] 사이의 전압을 인가하는 것을 특징으로 하는 강유전성 액정표시장치.

**【청구항 25】**

제 20 항에 있어서,

상기 게이트 구동회로는 상기 게이트라인에  $0 \sim 1$  [V] 사이의 전압을 인가하는 것을 특징으로 하는 강유전성 액정표시장치.

【청구항 26】

제 20 항에 있어서,

상기 데이터 구동회로는 상기 강유전성 액정의 전계배향기간 동안 컬럼 인버전 방식으로 상기 전계배향에 필요한 전압을 상기 데이터라인들에 공급하는 것을 특징으로 하는 강유전성 액정표시장치.

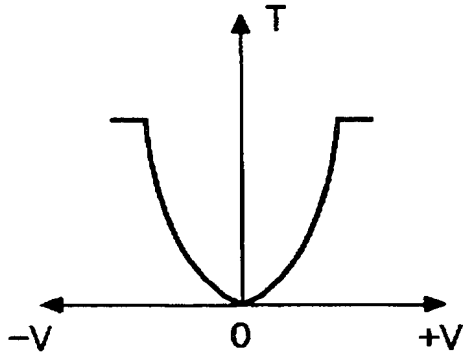
【청구항 27】

제 26 항에 있어서,

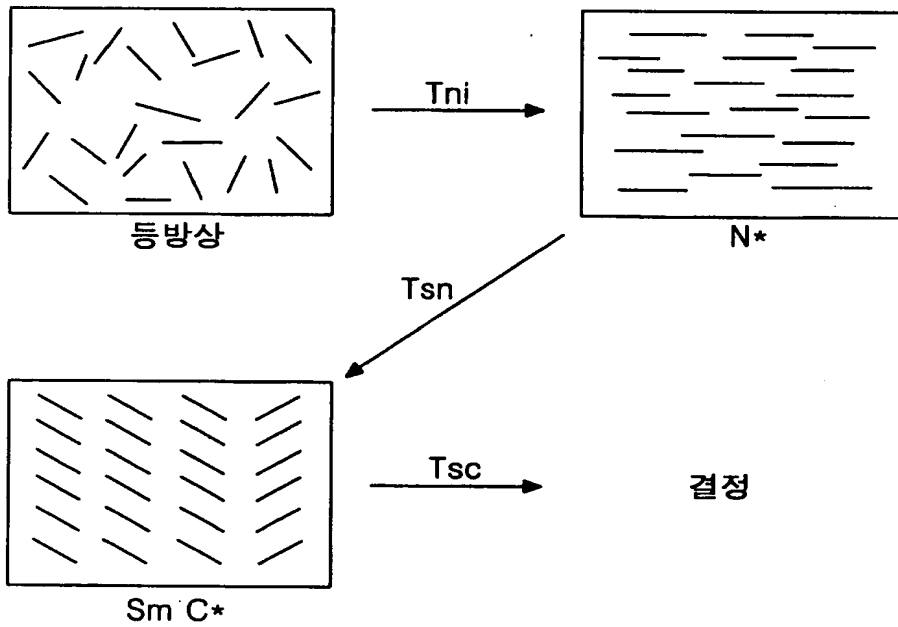
상기 강유전성 액정의 전계배향기간 동안 상기 데이터라인들 각각에 공급되는 전압의 극성은 일정하게 유지되는 것을 특징으로 하는 강유전성 액정표시장치.

【도면】

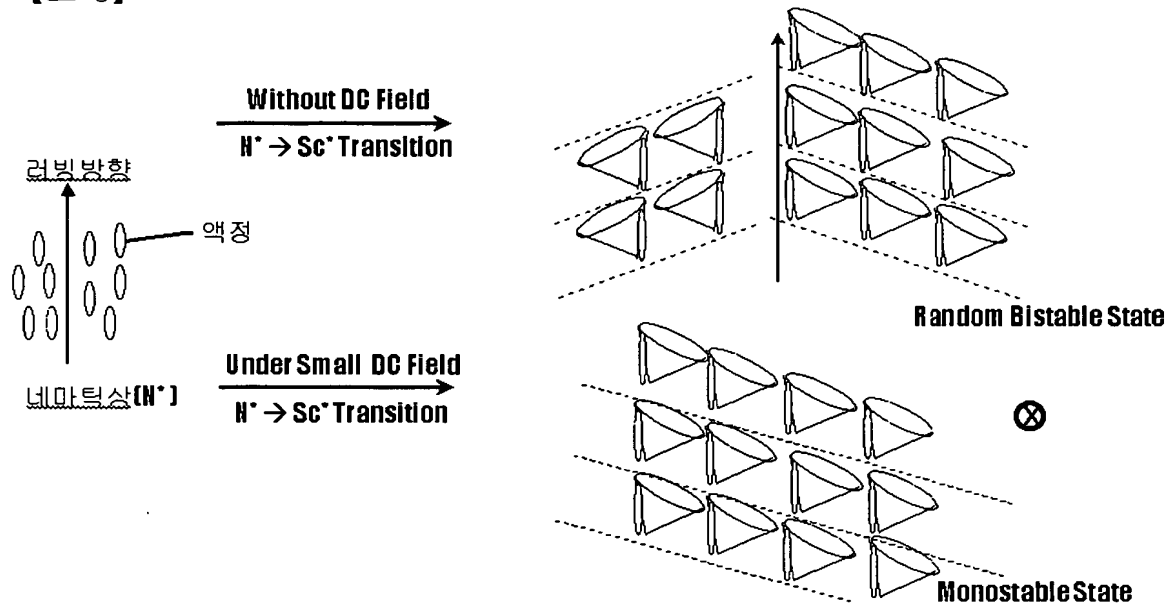
【도 1】



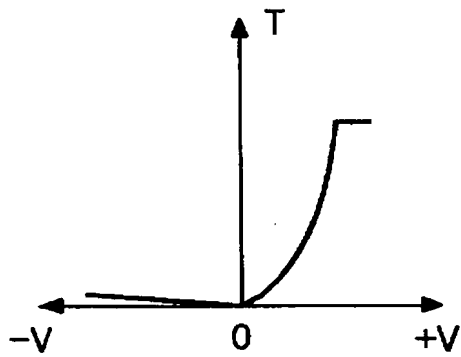
【도 2】



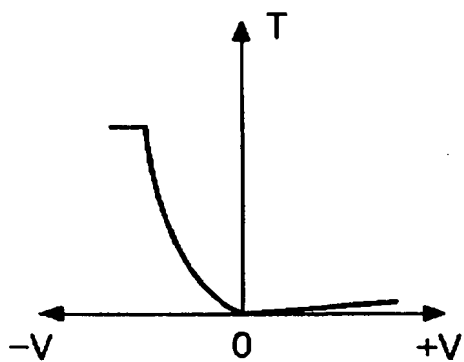
【도 3】



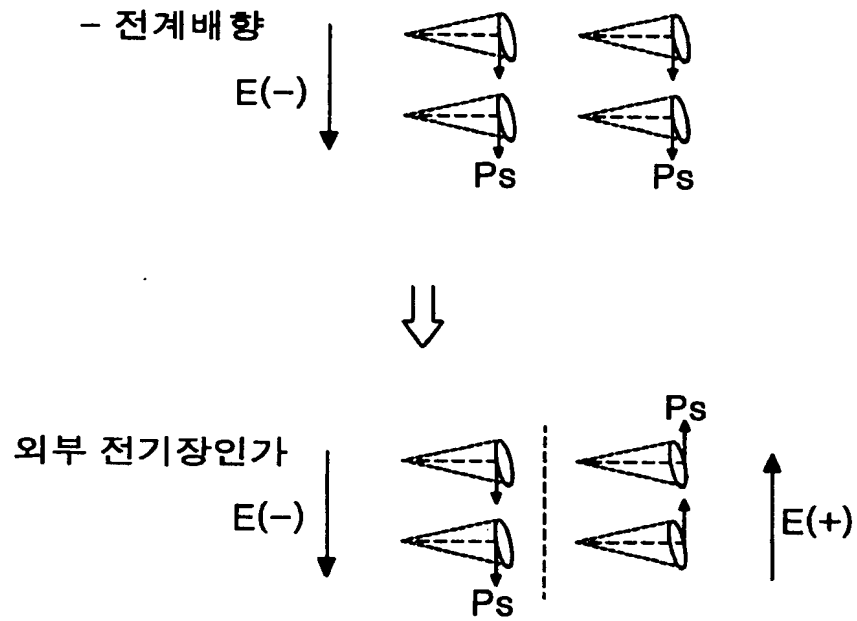
【도 4a】



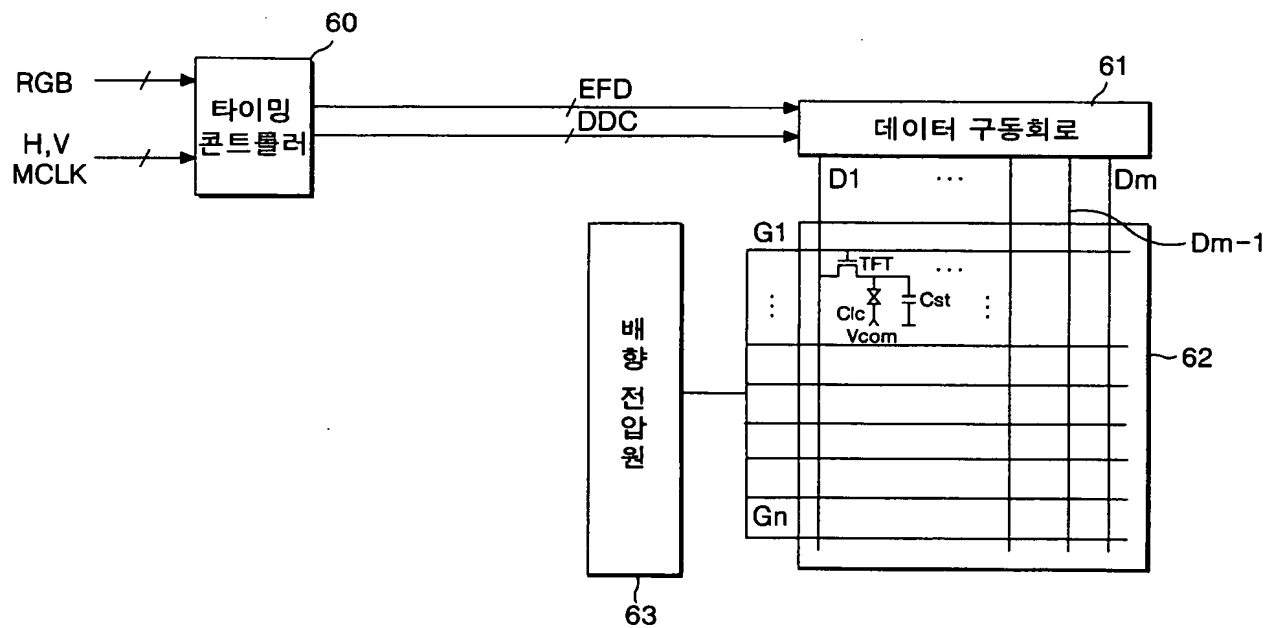
【도 4b】



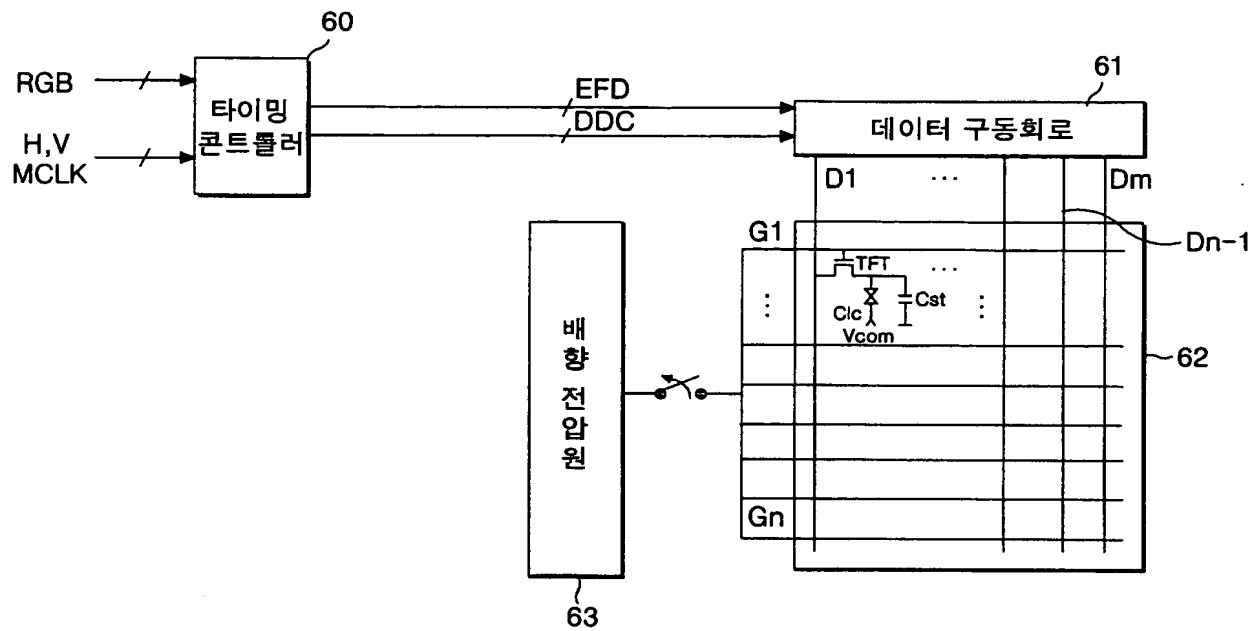
【도 5】



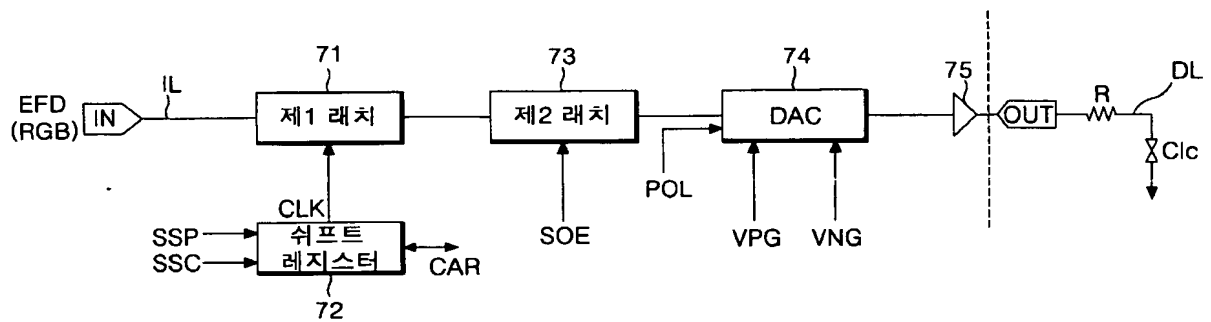
【도 6】



【도 7】

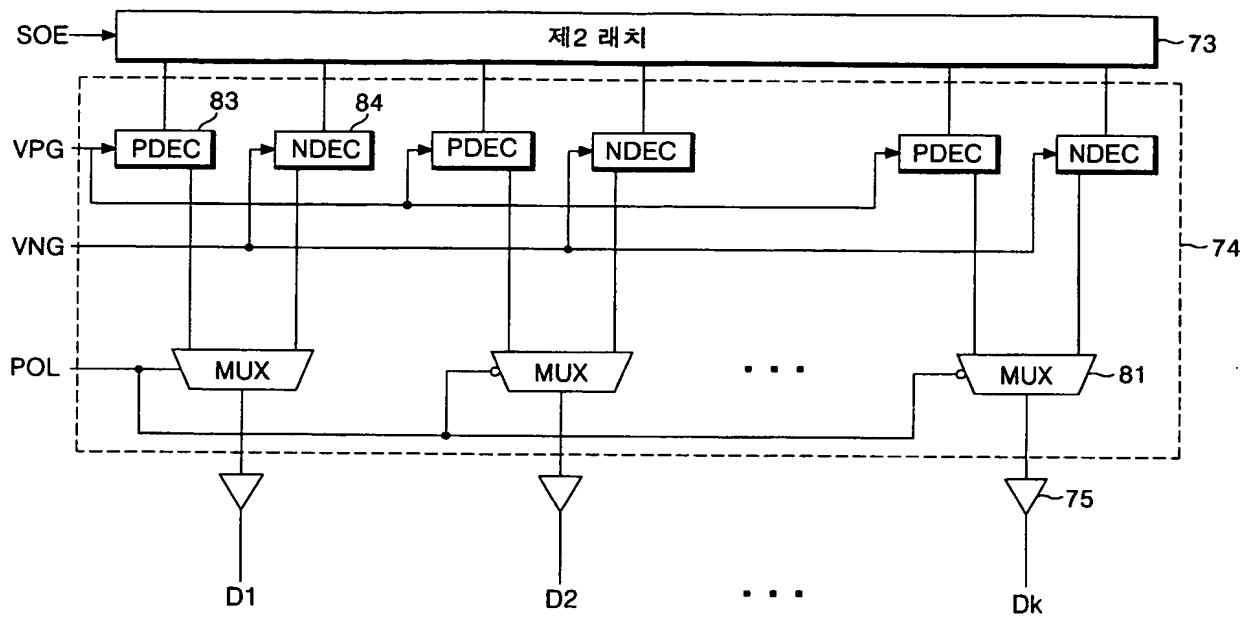


【도 8】

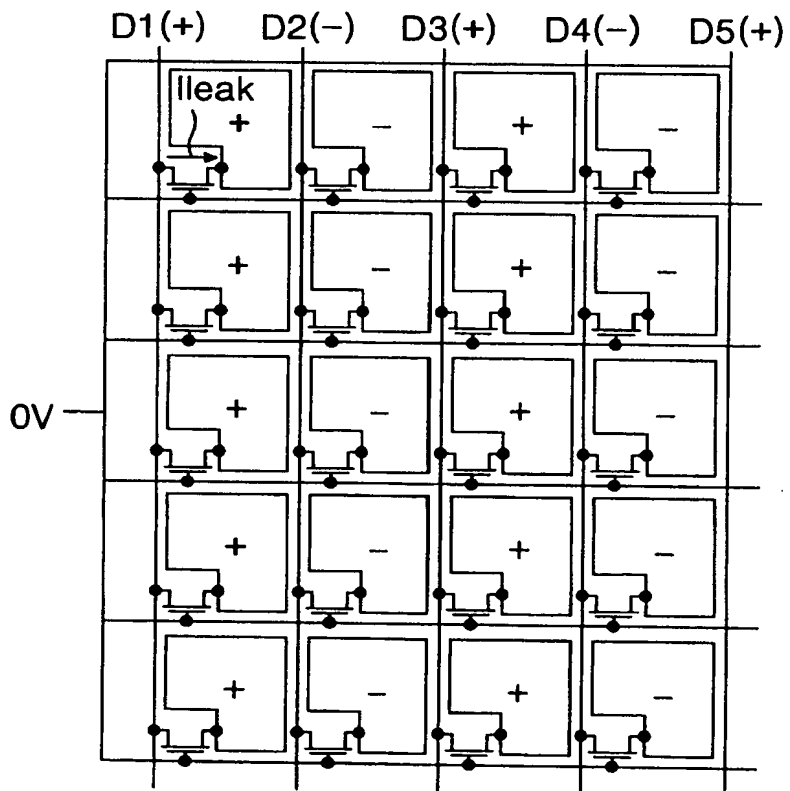




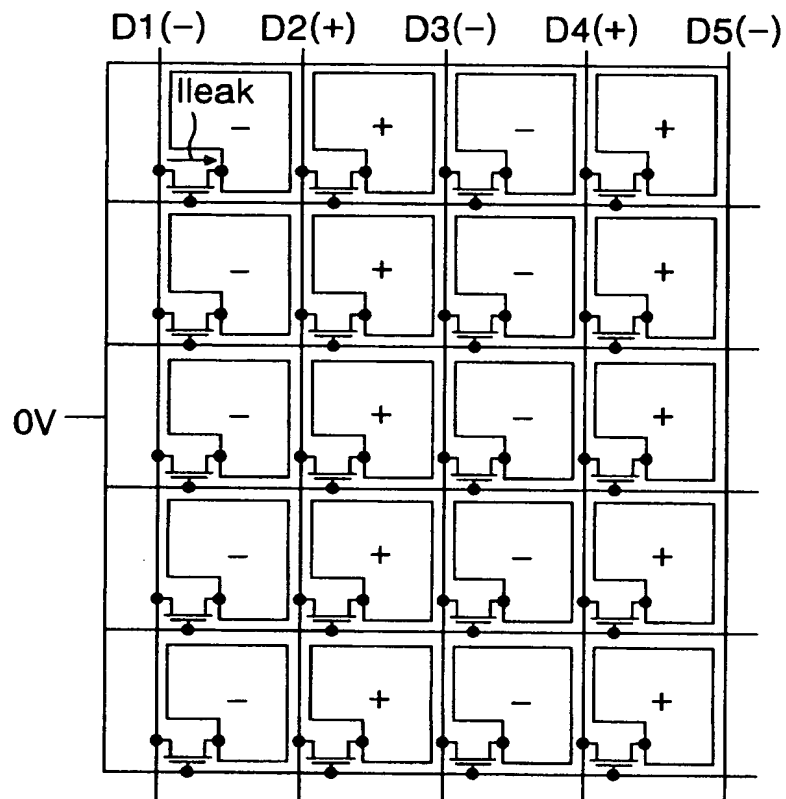
【도 9】



【도 10】



【도 11】



【도 12】

